

随着半导体芯片的不断发展，运算速度越来越快，与此同时发热问题也越来越严重，成为制约芯片技术发展的瓶颈。因此，热管理对于开发高性能电子芯片至关重要。芯片散热很大程度上受到各种界面的限制，其中导电沟道附近的半导体和介电基底界面尤其重要。六方氮化硼 (*h*-BN) 具有很高的热导率，因此是一种理想的介电基底修饰材料，能够改善半导体和介电基底界面并有助于器件散热。然而，现有的化学气相沉积 (CVD) 生长方法或者手撕胶带法会在基底表面引入杂质、缺陷和间隙，破坏理想的 van-der-Waals 界面，导致器件迁移率和界面热导下降。针对上述问题，本工作开发了一种共形 *h*-BN 修饰技术。共形 *h*-BN 具有原子尺度清洁的 van-der-Waals 介电表面，与基底共形紧密接触，不用转移，可直接应用于二硒化钨 (WSe₂) 等场效应晶体管 (FET)。研究表明共形 2D-BN 有利于半导体与基底之间声子的传输，降低基底粗糙度对界面热导的影响。共形 *h*-BN 修饰后，WSe₂ FET 器件迁移率从 2~21 cm²V⁻¹s⁻¹ 提高到 56~121 cm²V⁻¹s⁻¹；界面热阻 (WSe₂/*h*-BN/SiO₂) 低于 4.2×10⁻⁸ m²KW⁻¹，比没有修饰的 WSe₂/SiO₂ 界面降低了 4.55×10⁻⁸ m²KW⁻¹。热扫描探针结果显示共形界面可有效降低 WSe₂ 晶体管工作温度。该工作为解决芯片散热问题提供了一种介电基底修饰的新技术，具有重要的应用前景。

相关研究成果以 Conformal Hexagonal-Boron Nitride Dielectric Interface for Tungsten Diselenide Devices with Improved Mobility and Thermal Dissipation 为题 3 月 13 日在线发表于 Nature Communications : <https://www.nature.com/articles/s41467-019-09016-0> 。同济大学声子学与热能科学中心徐象繁研究员、中国科学院重庆绿色智能研究院魏大鹏研究员和复旦大学高分子科学系魏大程研究员共同通讯作者；复旦大学高分子科学系博士后刘冬华、陈小松为共同第一作者。